

6. PLL kod koga je fazni detektor realizovan primenom CMOS ekskluzivnog ili kola sa $V_0 = 0\text{ V}$ i $V_1 = 5\text{ V}$, koristi VCO sa karakteristikom $f_{VCO} = 1\text{ MHz} + 20\text{ (kHz/V)} v_C$ i jednopolni NF filter sa $H(s) = V_C(s)/V_{PD}(s) = 1/(1 + s/\omega_P)$. Ulazni naponi faznog detektora su oblika $v_{IN1} = 5\text{ V h}(\cos(\omega t))$ i $v_{IN2} = 5\text{ V h}(\cos(\omega t - \varphi))$, gde je sa $h(\cdot)$ je označena Hevisajdova funkcija.

a) [1] Nacrtati blok šemu ovog PLL-a.

b) [4] Odrediti prenosnu karakteristiku faznog detektora. Označiti vrednosti karakterističnih tačaka na dijagramu.

c) [4] Nacrtati vremenske dijagrame ulaznog napona PLL-a i izlaznog napona VCO-a tokom dve periode za frekvenciju ulaznog napona jednaku 1040 kHz. Smatrati da je PLL sinhronizovan.

d) [1] Nacrtati strukturni blok dijagram linearizovanog modela ovog PLL-a i označiti funkcije prenosa pojedinih blokova.